

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭57—148331

⑤ Int. Cl.³

識別記号

庁内整理番号

⑬ 公開 昭和57年(1982)9月13日

H 01 G 4/12
1/147
4/30
// H 01 G 1/01
1/015

2112—5E
2112—5E
2112—5E

発明の数 2
審査請求 未請求

(全 3 頁)

⑭ 積層セラミックコンデンサおよびその製造方法

本電気株式会社内

⑯ 発明者 新山重秋
東京都港区芝五丁目33番1号日
本電気株式会社内
⑰ 出願人 日本電気株式会社
東京都港区芝五丁目33番1号
⑱ 代理人 弁理士 内原晋

① 特 願 昭56—33363

② 出 願 昭56(1981)3月9日

② 発明者 望月謙治
東京都港区芝五丁目33番1号日

明 細 書

3. 発明の詳細な説明

1. 発明の名称

積層セラミックコンデンサおよびその製造方法

2. 特許請求の範囲

- (1) 積層セラミック素子両端部の外部電極層の下層部のパラジウム (Pd) 含有量が10～30重量%、上層部のパラジウム (Pd) 含有量が0重量%の銀を主成分とする二層構造の外部電極を有することを特徴とする積層セラミックコンデンサ。
- (2) 積層セラミック素子両端部に、パラジウム (Pd) を30重量%含有する第1の銀ペーストを塗布、乾燥した後、焼成する工程と、前記焼成後の前記両端部に前記第1の銀ペーストからパラジウム (Pd) を除いた第2の銀ペーストを塗布、乾燥した後焼成する工程を含むことを特徴とする積層セラミックコンデンサの製造方法。

本発明は積層セラミックコンデンサおよびその製造方法に関し、特に外部電極部内のパラジウムの含有状態の分布構造に関する。

一般にこの種の従来積層セラミックコンデンサは、第1図に示す如く誘電体グリーンシート1の表面に、内部電極2を印刷し、これを互に逆方向に複数枚積み重ね、熱加圧して一体化した後、焼成して第2図の如くセラミックチップの両端部3に内部電極2の端面2aが露出した焼成セラミックチップ4を作る。次に第3図に示す如く焼成セラミックチップ4の両端部3に外部電極材料として銀・パラジウムペースト、または銀ペーストを塗布し、乾燥した後最高焼成温度830～860℃で10～15分間(銀ペーストのとき750～770℃で、15～30分間)保持焼成した後、厚さ約100ミクロンの外部電極5を形成していた。

このような従来の積層セラミックコンデンサでは、外部電極5の材料に銀・パラジウムペースト(パラジウム10～30重量%含有)を用いた場

合には、

(f) 価格面で銀に比較しパラジウムは10倍以上と高価である。

(g) 半田付け性が銀に比較し銀・パラジウムは $\frac{1}{5}$ 以下の割合で銀に比べて悪い。

(h) パラジウムは、温度450～700℃で酸化し、酸化パラジウムを生成して半田付け性を非常に悪くする。そのために酸化パラジウムの生成量を出来るだけ、少なくするように焼成の温度と時間をコントロールしなければならない。

一方、銀ペーストのみを用いた場合には、

半田耐蝕性の割合が、銀・パラジウム：5に対して、銀：1で、銀・パラジウムに比べて悪く内部電極との接続が、しばしば切断するという欠点を有していた。

本発明の目的は、かかる従来欠点を解決した積層セラミックコンデンサおよびその製造方法を提供することにある。

本発明積層セラミックコンデンサは、積層セラミック素子両端の外部電極層の下層部のパラジウ

溶剤とガラスフリット材および銀の粒子径が、上述の銀・パラジウムペーストと同一の銀ペーストを厚さ約50ミクロン塗布して、乾燥した後最高焼成温度750～770℃で15～30分間焼成し上層外部電極25を形成する。この焼成によって上層外部電極25中のガラスフリットが溶融し、先きに形成した下層外部電極15と一体化し二層構造の外部電極が形成される。この結果、第5図に示すパラジウム含有量の濃度勾配をもった外部電極を得ることができる。

以上本発明により、外部電極の表面は半田付け性の非常に良い銀の層にて覆われ、内部は半田耐蝕性の良いパラジウムを含有した銀基材となるので

- (i) 銀・パラジウム（パラジウム10～30重量%含有）外部電極に比べて約36%安価となる。
- (ii) 約5倍半田付け性が良くなる。
- (iii) 表面は、銀層面となるので酸化パラジウムの生成を抑えるための焼成温度等のコントロールを、それほど厳しく制約されることがない。

特開昭57-148331(2)

ム(Pd)含有量が10～30重量%、上層部のパラジウム(Pd)含有量は0重量%の銀を主成分とする二層構造の外部電極からなることを特徴とする。

以下、本発明の実施例を従来例(第1図、第2図)および本発明(第4図)とを比較参照しながら説明する。

第1図および、第2図に示す従来方法により、誘電体グリーンシート1の表面に、内部電極2を印刷し、これを互に逆方向に複数枚積み重ねて、熱加圧し一体化した後、焼成してセラミックチップの両端部3に内部電極2の端面2aが露出した焼成セラミックチップ4を作る。次に第4図に示す如く内部電極2が露出した焼成セラミックチップ4の両端部3にバインダー材と溶剤とガラスフリット材中に、パラジウム30重量%含有する銀ペーストを厚さ約50ミクロン塗布し、室温乾燥した後最高焼成温度830～860℃で10～15分間保持焼成して下層外部電極15を形成する。次いで下層外部電極15の上層にバインダー材と

また銀外部電極に比べて

- (i) 半田付け性は、全く同じである。
 - (ii) 半田耐蝕性は内部が、半田耐蝕性の大きいパラジウムが多く含有しているので良好となり、電極切れ等が発生しない。
- したがって、外部電極を経済的に、かつ半田付け性、半田耐蝕性を損うことなく形成できるのでその工業的価値は大である。

4. 図面の簡単な説明

第1図は、従来例および本発明実施例に用いる内部電極を印刷した誘電体グリーンシートの斜視図。

第2図は、従来例および本発明実施例に用いる焼成セラミックチップの斜視図。

第3図は、従来の外部電極を形成した積層セラミックコンデンサの縦断面図。

第4図は、本発明の外部電極を形成した積層セラミックコンデンサの縦断面図。

第5図は、本発明外部電極のパラジウム含有量

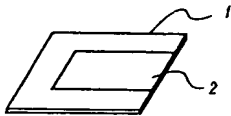
を示す勾配図。

- 1 ……誘電体グリーンシート、2 ……内部電極、
2 a ……内部電極の端面、3 ……焼成セラミック
チップの両端部、4 ……焼成セラミックチップ、
5 ……外部電極、1 5 ……下層外部電極、2 5 ……
上層外部電極。

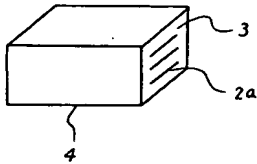
代理人 弁理士 内 原 哲



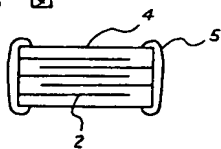
第 1 図



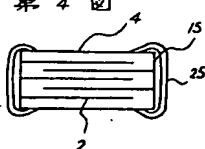
第 2 図



第 3 図



第 4 図



第 5 図

